

基于 LASI 的模拟集成电路设计

蔡述庭,袁从贵,谢 云

(广东工业大学 自动化学院,广东 广州 510090)

摘要:基于免费的 Lasi IC 设计软件,通过设计一个无缓冲集成运算放大器电路,对使用 Lasi 设计运算放大器的方法和过程进行了阐述,仿真结果表明设计是可行的、有效的。

关键词:集成电路设计;LASI;运算放大器;WinSpice

中图分类号: TN47

文献标识码: A

文章编号: 1007-7162(2006)02-0074-04

IC 产业是我们国家现在重点扶持的一个高技术产业,国内一大批优秀企业正逐步壮大,并在国际上取得一定成绩,如中芯国际、华虹 NEC 等,同时这也要求国内培养大批合格的 IC 人才与之相适应,IC 设计人才是重中之重。IC 设计 CAD 软件成为了 IC 设计者必须掌握的工具,国际上有名的商业化 IC 设计软件提供商,如 Cadence、Synopsys、Mentor,他们提供的 IC 设计工具十分先进,功能强大,但价格昂贵,并且都是基于工作站平台的,不适合初学者和中小型设计公司。基于 PC 平台的 IC 设计软件有 Tanner EDA,使用较为方便,但其价格不菲。而 LASI 是作者 David E. Boyce 为个人开发的 IC 设计软件^[1],设计流程遵照标准 IC 设计流程,学习用途是免费的,对学习来说有着十分重要的意义,LASI 可以用于商业用途,但必须是有偿使用。

1 LASI

LASI (LAYout System for Individuals)是一个通用的 IC 布线和设计系统。LASI 可用于各种电路的设计和布线。LASI 的图形功能很强,能够输入原理图并对其进行分析。LASI 由一个主要的画图主程序和几个工具程序组成。包括 GDS、CIF、DXF 格式转换工具、位图格式的设计规则检查工具和一个能从原理图和布线图提取 SPICE 文件的图形化的 SPICE 编译器。LASI 在 80 年代中被作者用来在 MS-DOS 下作为自己设计 IC 的软件,后来作者开发了 WINDOWS 下的 LASI。LASI 本身不支持 SPICE 仿真,但是 LASI 能够与现有的很好的 SPICE 仿真工具集成。另外,LASI 作为一个开放的项目,相关的电路资源非常丰富。

2 设计流程

LASI 采用一种标准的集成电路设计流程,包括:原理图输入,前仿真,版图设计,后仿真,最后制作光刻掩模板,如图 1 所示。设计使用的关键工具有 LASI,LasiCkt,LasiDrc,LasiMx。

LASI 是主程序,主要用来完成画图和单元电路的编译。同时主程序能够调用其它工具来辅助其工作。

收稿日期:2005-03-01

作者简介:蔡述庭(1979-),男,助教,主要研究方向为集成电路设计、集成电路 CAD。

LasiCkt 是一个图形编译工具,能够分析由 LASI 设计的原理图和版图,生成 Spice 电路文件(CIR),也就是网表文件,这实际上使得 Spice 能够仿真 LASI 生成的原理图和版图。但必须注意的是设计者必须安装有相应的 Spice 仿真软件(如: HSPICE, PSPICE 和 WINSPIICE),而且还必须要有自己的 Spice 器件模型。LasiCkt 还能产生一种节点文件,列出所有的节点和设备连接。节点文件能够被用来检查原理图与版图之间的丢失和断开的连接,完成 LVS 功能。

LasiDrc 是一个设计规则检查程序,它通过将版图各层转换成 2 维的位图,然后对位图进行逻辑操作。LasiDrc 能很方便地通过位图文件而定位实际版图,方便查找错误,并且在 DRC 的过程中能随时中断,DRC 的状态会保存,当 LasiDrc 再次运行时可以从中断处重新开始。

LasiMx 是一个自动布线工具,用来连接各个单元电路。它利用了原理图与版图之间的二元性,使得设计者只需输入原理图而利用 LasiMx 得到电路布好线的版图。自动布线往往不能使布线最优化,但是,它提供了一种规则的方式来连接单元电路,并且,有经验的设计者能够利用自动布线,而后再作改进。

还有其它工具,如 LasiLL 用于配合 LASI 作各层之间的逻辑操作等。下面使用 LASI 设计一个无缓冲运算放大器。

3 运算放大器设计

运算放大器是模拟集成电路设计的基础单元电路,下面开始设计一个无缓冲 CMOS 运算放大电路,它在实际电路中的应用很广泛。

设计运放可以分成两个性质不同而又互相关联的步骤^[2-3],这两个步骤又基本上是相互独立的。第一步选择或建立运放的基本结构,做出一个描述全部晶体管互联的图。一般情况下,这种结构在整个设计过程中应该保持不变,但有时需要调整一下结构来改变某方面的特性。第二步是在第一步的基础上,确定直流电流,然后开始计算晶体管和补偿元件的大小,这一部分应该结合计算和电路仿真来完成^[4]。

在实际设计运放之前,要定出全部的要求和边界条件作为设计指南,包括边界条件:工艺要求,电源、电流电压和范围等;技术指标:增益,增益带宽,共模输入范围 CMR,共模抑制比 CMRR 等。

本次设计采用 MOSISAMI N-WELL 5 μm PROCESS 的 CMOS 工艺标准,要求满足下列技术指标: $\lambda = 10 \mu\text{m}$, $A_U > 4000$, $C_L = 20 \text{ pF}$, $V_{SS} = -5 \text{ V}$, $V_{OUT} = \pm 4 \text{ V}$, $\text{CMR} = \pm 3 \text{ V}$, $V_{DD} = \pm 5 \text{ V}$, $\text{GB} = 1 \text{ MHz}$, $\text{SR} > 2 \text{ V}/\mu\text{s}$, $P_{\text{diss}} < 10 \text{ mW}$ 。

设计无缓冲 CMOS 运放的结构如图 2 所示。

根据相位裕度要求,得 $C_C > 0.22 C_L$,求得 $C_C = 4.4 \text{ pF}$ 。根据公式:

$$S_2 = g_{m2}^2 / (K_2') (I_5), \quad (1)$$

$$S_3 = I_5 / (K_3') [V_{DD} - V_{in}(\text{max}) - |V_{\pi 03}|(\text{max}) + V_{T1}(\text{min})]^2, \quad (2)$$

$$S_5 = \alpha(I_5) / K_5' (V_{DSS})^2, \quad (3)$$

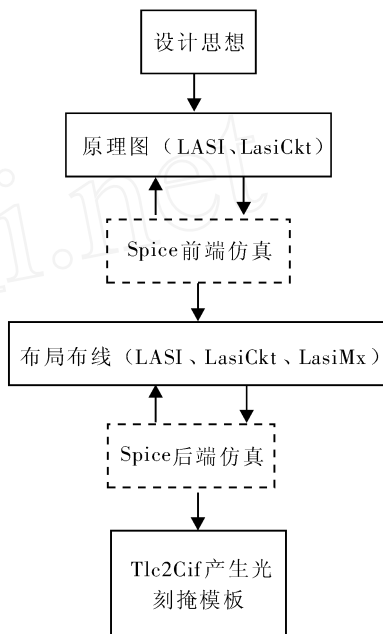


图 1 LASI 设计流程

$$S_6 = g_{m6} / (K_6') V_{DSS}, \quad (4)$$

$$S_7 = (I_6 / I_5) S_5, \quad (5)$$

计算求得器件 M 的 S 参数如下: $S_2 = 5.1$, $S_3 = 1.0$, $S_5 = 4.5$, $S_6 = 34.5$, $S_7 = 77.7$. 式中: $S = W/L$ 为晶体管的宽长比, W 是有效沟道宽度, L 是有效沟道长度, 尾部电流 $I_5 = SR(C_C)$, $g_{m2} = GB(C_C)$, $g_{m6} = 2.2 g_{m2} (C_L / C_C)$, 其他参数可以根据工艺提供的数据得到. 检验一下是否符合放大倍数和功率消耗要求, 计算得 $P_{diss} \approx 1.6 \text{ mW}$, $A_U \approx 14\ 100$, 符合设计要求. 其它器件尺寸根据达到正确平衡时对器件的匹配要求来确定. 要做的最后一步工作是由 ΔL 和 ΔW 的变化量来确定符合电学要求的实际的宽度和长度. ΔL 只是横向扩散造成的, 在无其它说明的情况下, 暂不考虑 ΔW , 将尺寸归整后, 有:

$$W_1 = W_2 = 5.1(10 - 1.6) = 38 (\mu\text{m}), W_3 = W_4 = 1.0(10 - 1.6) \approx 8 (\mu\text{m}).$$

因 W_3 较小, 因此受 ΔW 的影响会较大, 故需将其增大至

$$W_3 = W_4 = 10 (\mu\text{m}), W_5 = 4.5(10 - 1.6) = 38 (\mu\text{m}), W_6 = 34.5(10 - 1.6) = 290 (\mu\text{m}), W_7 = 77.7(10 - 1.6) = 653 (\mu\text{m}).$$

为了正确平衡重调 W_6 , 使得其满足以下等式: $2W_7 / W_5 = W_6 / W_4$, 则 $W_6 = 344 (\mu\text{m})$.

至此, 初步设计方案已经确定, 可以进行 Lasi 的原理图输入, 经 SPICE 仿真、调整后, 再进行 Lasi 的版图设计, 完成运算放大器的布局布线工作.

4 仿真结果

LasiCkt 提取版图生成 CIR 文件后, 用 WINSPICE 仿真, 得到数据如表 1 所示.

表 1 的数据表明, 设计结果基本符合设计要求, 可以将 W/L 或直流电流稍作调整, 就可使放大器的性能落在要求的范围内, 下一步的模拟将是改变模型参数的值, 来保证即使工艺变化, 也能满足技术要求, 这里不再详叙.

5 结论

Lasi 针对学习者而言是完全免费的 IC 设计软件, 为初学者了解和掌握 IC 设计提供了

便利的途径. 本文通过使用 Lasi 设计模拟集成运算放大器, 阐述了模拟集成电路的设计方法和过程, 仿真的结果表明 Lasi 能够完成一定规模的电路设计, 这对学习者和中小型 IC 设计公司具有重要意义.

参考文献:

- [1] David E. Boyce. Lasi IC Layout for Windows[EB/OL]. <http://cmosedu.com/cm0s1/winlasi/winlasi.htm>, 2005-04-22.
- [2] R Jacob Baker. CMOS 电路设计、布局与仿真[M]. 北京: 机械工业出版社, 2003: 40-54.
- [3] P E 艾伦. CMOS 模拟电路设计[M], 北京: 科学出版社, 1995: 87-92.

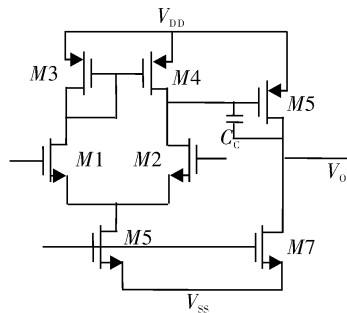


图 2 无缓冲 CMOS 运放的结构

表 1 技术指标和设计结果比较

技术参数	设计要求	模拟结果
开环增益	> 4 000	16 801
GB/MHz	1	0.9
输入 CMR/V	[-3, 3]	[-3, +3.3]
转换速率/(V μs^{-1})	> 2	1.9
P_{diss}/mW	< 10	1.70
V_{out}/V	[-4, 4]	[-4.2, 4]

[4] 叶菁华. 0.18 μm CMOS 工艺 3.125 Gb/s 发送器的设计[J]. 半导体学报, 2004, 25(8): 1019-1023.

Analog Circuit Design Based on LASI

CAI Shu-ting, YUAN Cong-gui, XIE Yun

(Faculty of Automation Engineering, Guangdong University of Technology, Guangzhou 510090, China)

Abstract: A kind of non-buffer operational amplifier is designed based on free LASI IC design software. The method and process of designing an operational amplifier using LASI are expatiated on. The simulation results show that the design is effective.

Key words: IC design; LASI; operational amplifier; WinSpice

(上接第 57 页)

Multi-stage-oriented Data Envelopment Analysis Model

ZHANG Liang¹, REN Bai-ming², FENG Ying-jun²

(1. Faculty of Applied Mathematics, Guangdong University of Technology, Guangzhou 510006, China;

2. School of Management, Harbin Institute of Technology, Harbin 150001, China)

Abstract: In consideration of the actual production process consisting of several stages, and of the traditional DEA model being only applied on those decision-making units that have only one single stage, a multi-stage-oriented DEA model should be established to solve the problem. Based on the traditional DEA models, this paper achieves the destination by analyzing input and output data on every stage. The multi-stage-oriented DEA model can evaluate the relative efficiency of the decision-making units that have several stages in sense of the whole production process.

Key words: decision-making units; relative efficiency; the production frontier